PATENT ABSTRACTS OF JAPAN

(11)Publication number : **07-264158**
(43)Date of publication of application : **13.10.1995**

---

(51)Int.CI.

```
H04J  3/14
H04Q 11/04
```

---

(21)Application number : **06-048753**

(22)Date of filing : **18.03.1994**

(71)Applicant : **FUJITSU LTD**
FUJITSU HOKURIKU TSUSHIN SYST KK

(72)Inventor : **SUZUKI TOMOHIRO**
MATSUO SEIJI
AIDA JUNICHI

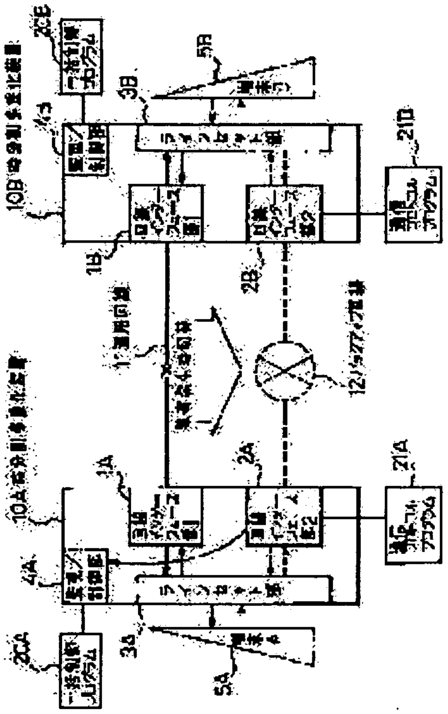
---

(54) HIGH SPEED BYPASS SYSTEM FOR TIME DIVISION MULTIPLEXER

(57)Abstract:

PURPOSE: To obtain the high speed bypass system by using a batch control program to implement batch connection or batch disconnection control of a call and using a communication protocol program to implement connection or disconnection control for each channel in parallel.

CONSTITUTION: Upon the receipt of a batch connection notice by a monitor control section 4A, a batch control program 20A makes a batch disconnection request between line set sections to a line interface 1. Thus, a high speed digital line 11 and a line set section 3A are disconnected. Then the control section 4A gives an inter-line set section batch connection request to a line interface section 2. Thus, the set section 3A and a backup line 12 are connected altogether. Simultaneously the line 11 and a line set section 3B are disconnected in an opposite party system and the set section and the line 12 are connected altogether. Thus, time division multiplexers 10A, 10B are connected altogether via the line 12 and then the time required for the connection is considerably reduced.



LEGAL STATUS

[Date of request for examination]	20.01.2000
[Date of sending the examiner's decision of rejection]	07.08.2001
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2000 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer.So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The system which is characterized by providing the following and by which the time division multiplexer (10A) was connected with other time division multiplexers (10B) through the employment circuit (11) and the backup circuit (12). The surveillance/control section which controls connection of the whole call, and separation in the aforementioned time division multiplexer (10A) (4A) The 1st circuit interface section connected with an employment circuit (11) (1A) The communications protocol program which possesses the 2nd circuit interface section (2A) connected with a backup circuit (12), arranges in parallel connection or separation control of an other party time division multiplexer (10B) and the call for every channel in the circuit interface section (2A) of the above 2nd, and performs the package control program (20A) which performs package connection or package separation of a call to the aforementioned surveillance/control section (4A) (21A)

[Claim 2] It is the high-speed detour system of the time division multiplexer according to claim 1 characterized by the 2nd circuit interface section (2A) processing the connection procedure for connecting the data channel of an ISDN public line in parallel per two or more data channels on an ISDN public line when an ISDN public line is used as the aforementioned backup circuit (12) and an obstacle occurs in an employment circuit (11).

[Claim 3] The circuit interface section (2A) of the above 2nd is the high-speed detour system of the time division multiplexer according to claim 2 characterized by putting in block having connected two or more data channels of an ISDN public line to surveillance/control section (4A), and notifying it when an obstacle occurs in an employment circuit (11).

[Claim 4] The separation between the line set section (3A) which performs an interface with a user terminal (5A) when an obstacle generates the aforementioned surveillance/control section (4A) in an employment circuit (11), and the 1st circuit interface section (1A), The high-speed detour system of the time division multiplexer according to claim 1 characterized by putting in block connection between the line set section (3A) and the 2nd circuit interface section (2A), and performing it.

[Claim 5] The circuit interface section (2A) of the above 2nd is the high-speed detour system of the time division multiplexer according to claim 1 characterized by receiving the directions from surveillance/control section (4A) at the time of power supply starting, and performing selection in a processing mode or call parallel processing mode the whole call.

[Claim 6] The circuit interface section (2A) of the above 2nd is the high-speed detour system of the time division multiplexer according to claim 1 characterized by receiving the directions from surveillance/control section (4A) at the time of power supply starting, and performing selection in notice mode or the notice mode of a call package the whole call.

[Claim 7] It is the high-speed detour system of the time division multiplexer according to claim 1 to 6 characterized by for the aforementioned employment circuit being a high-speed digital circuit, and a backup circuit being an ISDN public network.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Industrial Application] this invention relates to the high-speed detour system of a time division multiplexer.
[0002]
[Description of the Prior Art] Drawing 6 is the conceptual diagram of a system conventionally. In drawing, 10A and 10B are time division multiplexers. Time division multiplexers 10A and 10B are connected by the ISDN public network 12 as the high-speed digital circuit 11 and backup circuit as an employment circuit, respectively. The high-speed digital circuit 11 is a fixed circuit, without basing a toll on the amount of telephone calls. Therefore, usually, only when it communicates using the high-speed digital circuit 11 and an obstacle occurs in the high-speed digital circuit 11, time division multiplexers 10A and 10B are changed to the ISDN network 12, and communicate.

[0003] The 1st circuit interface section (it abbreviates to the circuit interface section 1 below) by which 1A and 1B are connected with the high-speed digital circuit 11, 2A, and 2B are the 2nd circuit interface section (it abbreviates to the circuit interface section 2 below) connected with the ISDN network 12. The surveillance/control section which controls operation of the whole by which 4A and 4B were prepared in time-division-multiplexer 10A and 10B, respectively, and 5A and 5B are user terminals (it only abbreviates to a terminal below) connected to each time division multiplexer 10A and 10B. Drawing, although only one set shows the terminal, respectively, two or more terminals are connected in practice. 3A and 3B are the line set sections which connect the circuit interface section 1, the circuit interface section 2, and Terminals 5A and 5B, respectively. These line set sections 5A and 5B are formed for every terminal.

[0004] Drawing 7 is drawing showing the example of a connection sequence of a system conventionally when an obstacle occurs in the high-speed digital circuit 11. In drawing, INS1500 shows the ISDN network. Here, if the circuit interface section 1 will detect the abnormalities of a high-speed digital circuit supposing the number of channels currently used is 23 channels, that will be notified to surveillance / control-section 4A (S1). Surveillance / control-section 4A will perform a connection request with the public network of the call for 23 channels to the circuit interface section 2, if this unusual notice is received (S2). If the circuit interface section 2 receives a connection request, the call setup of #1 will be first required of a public network (S3). Simultaneously with (S4) which performs the call setup demand of #1 to the other party circuit interface section 2, a public network returns a call setup receptionist to the circuit interface section 2 to a call setup demand (S5).

[0005] From the other party circuit interface section 2, a signal is returned to a public network during a call to a call setup demand (S6). A signal is notified to the circuit interface section 2 through a public network during this call (S7). Next, if response of having been connected from the other party circuit interface section 2 is received (S8), a public network will notify a response to the circuit interface section 2 (S9). The circuit interface section 2 performs the notice of connection of the call of #1 to surveillance / control-section 4A (S10). Next, a public network notifies a response check to the other party circuit interface section 2 (S11), and the other party circuit interface section 2 performs the notice of connection of the call of #2 to surveillance / control-section 4B (S12).

[0006] Next, surveillance / control-section 4A performs the line set sections separation demand of the channel of #1 to the circuit interface section 1 (S13). Thereby, between the line set sections is separated only for the channel of #1 from a high-speed digital circuit. Next, surveillance / control-section 4A performs the connection request between the line set sections of the channel of #1 to the circuit interface section 2 (S18). Thereby, between the line set sections is connected with a public network only for the channel of #1.

[0007] Next, the circuit interface section 2 requires the call setup of #2 of a public network (S14). A public network returns a call setup receptionist to the circuit interface section 2 simultaneously to a call setup demand with performing the call setup demand of #2 to the other party circuit interface section 2 (S15) (S16).

[0008] On the other hand, the separation demand between the line set sections of the channel of #1 is advanced from other party surveillance / control-section 4B to the circuit interface section 1 (S17). Thereby, between the line set sections is separated only for the channel of #1 from a high-speed digital circuit. Next, surveillance / control-section 4B performs the connection request between the line set sections of the channel of #1 to the circuit interface section 2 (S19). Thereby, between the line set sections is connected with a public network only for the channel of #1.

[0009] Next, from the other party circuit interface section 2, a signal is returned to a public network during a call to a call setup demand (S20). This call signal is notified to the circuit interface section 2 through a public network (S21). Next, if response of having been connected from the other party circuit interface section 2 is received (S22), a public network will notify a response to the circuit interface section 2 (S23). The circuit interface section 2 performs the notice of connection of the call of #2 to surveillance / control-section 4A (S24). Next, a public network notifies a response check to the other party circuit interface section 2 (S25), and the other party circuit interface section 2 performs the notice of connection of the call of #2 to surveillance / control-section 4B (S26). Hereafter, similarly, about all channels, a sequence is repeated for a connection request and separation for every channel, and processing of all channels is finished.

[0010]

[Problem(s) to be Solved by the Invention] As mentioned above, the connection with the ISDN public network in the conventional time division multiplexer performed connection processing for every channel, and the following channel was connected when it has checked that the channel had connected or connection gone wrong (every call processing mode). Moreover, the notice of the completion of connection to the surveillance/control section in a time division multiplexer and connection between the line set section and the circuit interface section 2, and the separation between the line set section and the circuit interface section 1 were also performed for every channel (every call notice mode).

[0011] Since there was also much number of times which that connection is completed takes time as a next channel, and surveillance/control section exchanges after an employment circuit (high-speed digital circuit) becomes an obstacle in the case of such a method until it shifts to a backup circuit (ISDN public network), great time was spent and there was a problem that communication ****** became long between terminals.

[0012] this invention is made in view of such a technical problem, and it aims at offering the high-speed detour system of a time division multiplexer which can shorten time until the shift to a backup circuit from an employment circuit is completed.

[0013]

[Means for Solving the Problem] Drawing 1 is the principle block diagram of this invention. The same thing as drawing 6 attaches and shows the same sign. In the system by which, as for the system shown in drawing, time-division-multiplexer 10A was connected with other time-division-multiplexer 10B through the employment circuit 11 and the backup circuit 12, the 1st circuit interface section (it abbreviates to the circuit interface section 1 below) by which 1A is connected with the employment circuit 11, and 2A are the 2nd circuit interface section (it abbreviates to the circuit interface section 2 below) connected with the backup circuit 12 in the aforementioned time-division-multiplexer 10A. The line set section (LS) whose 3A connects between user-terminal 5A with the circuit interface section, the surveillance/control section by which 4A controls the whole operating sequence, and 5A are user terminals.

[0014] The package control program which performs the package connection or the package separation of a call by which 20A is connected with the aforementioned surveillance / control-section 4A, and 21A are communications protocol programs which are connected with circuit interface section 2A of the above 2nd and which arrange in parallel connection or separation control of the call for every channel with other party time-division-multiplexer 10B, and perform it. The above composition is the same also about the other party time-division-multiplexer 10B side.

[0015]

[Function] Package control program 20A connected with surveillance / control-section 4A performs package connection of a call, or package separation control, and communications protocol program 21A connected with the circuit interface section 2 arranges in parallel the connection or separation control for every channel, and performs it. Time until the shift to a backup circuit from an employment circuit is completed by such a series of package and parallel sequences can be shortened.

[0016]

[Example] Hereafter, with reference to a drawing, the example of this invention is explained in detail. Drawing 2 is drawing showing the example of a connection sequence of this invention system. Here, the case where the high-speed digital circuit was used as an employment circuit 11, and an ISDN public network (INS1500) is used as a backup circuit 12 is shown. And the case where call parallel processing mode and the notice mode of a call package are chosen is shown.

[0017] First, at the time of systems operation, if an obstacle occurs by the high-speed digital circuit 11 connected with the circuit interface section 1, the circuit interface section 1 will detect the obstacle, and will perform an unusual notice to surveillance / control-section 4A (S1). Here, if the number of channels currently used should be 23 channels, surveillance / control-section 4A will perform the package connection request of 23CH(s) in the circuit interface section 2 by package control program 20A (S2). Communications protocol program 21A will be started and the circuit interface section 2 will publish the call setup message for starting connection with INS1500 to an ISDN public network at intervals of Nm by the data channel required for backup, if this call package connection request is received.

[0018] INS1500 (ISDN public network) performs return of a response message to the connection request and receiving message to a distant office to the circuit interface section 2 by reception of a call setup message. The circuit interface section 2 performs transmission/reception of these messages simultaneously to two or more data channels. For this reason, connection processing of a call turns into parallel processing, and for this reason, the transmitting turn of a message becomes unfixed as shown in drawing. However, when its attention is paid to a specific channel, it turns out that the connection sequence is performed under control of a fixed sequence. Now, the case of 1CH is taken for an example. If surveillance / control-section 4A advances the package connection request of 23CH(s) as mentioned above, the circuit interface section 2 sends out the call setup demand of #1 to INS1500 first (S3). INS1500 advances the call setup demand of #1 to the other party circuit interface section 2 in response to this call setup (S4).

[0019] Next, the other party circuit interface section 2 requires a call of the call of #1 from INS1500 (S5). INS1500 performs a call call of #1 to the circuit interface section 2 (S6). The other party circuit interface section 2 returns the response of #1 to INS1500 (S7). In response to this response, INS1500 notifies that the response of #1 came to the circuit interface section 2 (S8). Simultaneously with it, INS1500 issues #1 response check to the other party circuit interface 2 (S9). Thus, if a sequence is seen only about specific CH, it is perfectly processed by the fixed sequence.

[0020] And it is if the response check for 23CH(s) is finally completed (S10, S11). The circuit interface section 2 bundles up the data channel which connection completed to surveillance / control-section 4A, and issues the notice of package connection (S12). Thereby, the exchange of the notice between the circuit interface section 2, and surveillance / control-section 4A decreases. If surveillance / control-section 4A receives this notice of package connection, package control program 20A will advance a line set sections package separation demand to the circuit interface section 1 (S13). Thereby, it is separated between the high-speed digital circuit 11 and line set section 3A. Next, surveillance / control-section 4A advances a line set sections package connection request to the circuit interface section 2 (S14). Thereby, package connection of line set section 3A and INS1500 is made. Simultaneously, surveillance / control-section 4B advances a line set sections package separation demand also by the other party system to the circuit interface section 1 (S15). Thereby, it is separated between the high-speed digital circuit 11 and line set section 3B. Next, surveillance / control-section 4A advances a line set sections package connection request to the circuit interface section 2 (S16). Thereby, package connection of line set section 3B and INS1500 is made. Thereby, between time-division-multiplexer 10A and 10B, package connection of the 23CH(s) will be made through INS1500, and an exchange of directions with the circuit interface section 1 and the circuit interface section 2, and surveillance / control-section 4A decreases. Moreover, the time which connection takes is shortened sharply.

[0021] Drawing 3 is the block diagram showing one example of this invention system. The same thing as drawing 1 attaches and shows the same sign. In this example, INS1500 (ISDN circuit) of 23 B+D is used as a backup circuit 12, using a high-speed digital circuit (1.5Mbps) as an employment circuit 11. User terminals 5A and 5B recognize multiple channel (here 23 CH(s)) existence, respectively, as shown in drawing, and the line set sections 3A and 3B are formed about each. When the capacity of the high-speed digital circuit connected with the circuit interface section 1 in time-division-multiplexer 10A is 1.5Mbps(es), the ISDN circuit connected with the circuit interface section 2 serves as a primary group-velocity interface of 23 B+D.

[0022] Drawing (a) is drawing showing a normal operating state, and time division multiplexers 10A and 10B are connected through the high-speed digital circuit 11. (b) shows the situation when performing a package change to INS1500 which is a backup circuit, when an obstacle occurs in the high-speed digital circuit 11. In the state which shows in (a), to the circuit interface section 1 being connected with line (set LS) section 3A, line set section 3A and the circuit interface section 1 are separated, and are connected with the circuit interface section 2 by the state which shows in (b).

[0023] Drawing 4 is the block diagram showing the example of an internal configuration of the circuit interface section 2. As shown in drawing, this circuit interface section 2 is connected with surveillance / control-section 4A. In drawing, the call-processing method judging section which judges whether 11A is processed by whether call processing is processed by single shot and package, the parallel processing section in which 12A is in parallel with and processes call processing, and 13A are the single-engined processing sections which process call processing by single shot. It connects with call-processing method judging section 11A, and the selection control of these parallel processing section 12A and the single-engined processing section 13A is carried out by this call-processing method judging section 11A, respectively. 14A is the call control processing section connected with parallel processing section 12A and single-engined processing section 13A, and is connected to the ISDN network.

[0024] The notice section of a package which notifies collectively whether 15A connected two or more channels collectively, the single-engined notice section which notifies having connected one 16A at a time, and 17A are the notice method judging sections which are connected with notice section of these packages 15A, and single-engined notice section 16A, and judge the notice method. This notice method judging section 17A is connected with the aforementioned call control processing section 14A.

[0025] According to the circuit interface section 2 of such composition, the directions from surveillance / control-section 4A are received at the time of power supply starting, and selection in a processing mode or call parallel processing mode can be performed the whole call. That is, notice method judging section 17A chooses single-engined notice section 16A, when notifying for every call, and on the other hand, call-processing method judging section 11A chooses single-engined processing section 13A, when performing call processing for every call. Thereby, the conventional detour method as shown in drawing 7 can also be taken. In performing the high-speed detour by this invention method, notice method judging section 17A chooses notice section of package 15A, and call-processing method judging section 11A chooses parallel processing section 12A. Thus, the range of the selection at the time of a user's system construction can be extended by enabling selection in the mode and the mode by this invention conventionally.

[0026] Next, the processing time for the detour at the time of using the system shown in drawing 3 is explained as compared with the conventional example. When the circuit capacity of the high-speed digital circuit connected with the circuit interface section 1 in a time division multiplexer is 1.5Mbps(es), the ISDN circuit connected with the circuit interface section 2 serves as a primary group-velocity interface. When a high-speed digital circuit becomes an obstacle, in order for each user terminal to suppress the data loss of all these terminals by 64Kbps(es) to the minimum, you have to perform connection processing with the ISDN circuit for 23 channels. Therefore, the connection processing time by the new mode is calculated by the following formulas.

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]
[Drawing 1] It is the principle block diagram of this invention.
[Drawing 2] It is drawing showing the example of a connection sequence of this invention system.
[Drawing 3] It is the block diagram showing one example of this invention system.
[Drawing 4] It is the block diagram showing the example of an internal configuration of the circuit interface section 2.
[Drawing 5] It is explanatory drawing of the connection processing time of a system and this invention system conventionally.

[Drawing 6] It is the conceptual diagram of a system conventionally.
[Drawing 7] It is drawing showing the example of a connection sequence of a system conventionally.
[Description of Notations]
1A, 1B Circuit interface section 1
2A, 2B Circuit interface section 2
3A, 3B Line set section
4A, 4B Surveillance/control section
5A, 5B User terminal
11 Employment Circuit
12 Backup Circuit
20A, 20B Package control program
21A, 21B Communications protocol program

[Translation done.]

Requested Patent: JP7264158A

Title: HIGH SPEED BYPASS SYSTEM FOR TIME DIVISION MULTIPLEXER ;

Abstracted Patent: JP7264158 ;

Publication Date: 1995-10-13 ;

Inventor(s): SUZUKI TOMOHIRO; others: 02 ;

Applicant(s): FUJITSU LTD; others: 01 ;

Application Number: JP19940048753 19940318 ;

Priority Number(s): ;

IPC Classification: H04J3/14; H04Q11/04 ;

Equivalents: ;

ABSTRACT:

PURPOSE:To obtain the high speed bypass system by using a batch control program to implement batch connection or batch disconnection control of a call and using a communication protocol program to implement connection or disconnection control for each channel in parallel.

CONSTITUTION:Upon the receipt of a batch connection notice by a monitor control section 4A, a batch control program 20A makes a batch disconnection request between line set sections to a line interface 1. Thus, a high speed digital line 11 and a line set section 3A are disconnected. Then the control section 4A gives an inter-line set section batch connection request to a line interface section 2. Thus, the set section 3A and a backup line 12 are connected altogether. Simultaneously the line 11 and a line set section 3B are disconnected in an opposite party system and the set section and the line 12 are connected altogether. Thus, time division multiplexers 10A, 10B are connected altogether via the line 12 and then the time required for the connection is considerably reduced.

(19)日本国特許庁（ＪＰ）　(12) **公 開 特 許 公 報**（A）　(11)特許出願公開番号

特開平7－264158

(43)公開日　平成７年(1995)10月13日

(51)Int.Cl.^{6}	識別記号	庁内整理番号	ＦＩ	技術表示箇所
Ｈ０４Ｊ　3/14	Ｚ			
Ｈ０４Ｑ　11/04				
		9076－5K	Ｈ０４Ｑ　11/ 04	Ｂ

審査請求　未請求　請求項の数７　ＯＬ　（全 10 頁）

(21)出願番号　特願平6－48753

(22)出願日　平成６年(1994)３月18日

(71)出願人　000005223
富士通株式会社
神奈川県川崎市中原区上小田中1015番地
(71)出願人　591104723
富士通北陸通信システム株式会社
石川県金沢市広岡３丁目１番１号
(72)発明者　鈴木　朋広
石川県金沢市尾山町１番８号　富士通北陸通信システム株式会社内
(72)発明者　松尾　誠二
石川県金沢市尾山町１番８号　富士通北陸通信システム株式会社内
(74)代理人　弁理士　井島　藤治　（外１名）

最終頁に続く

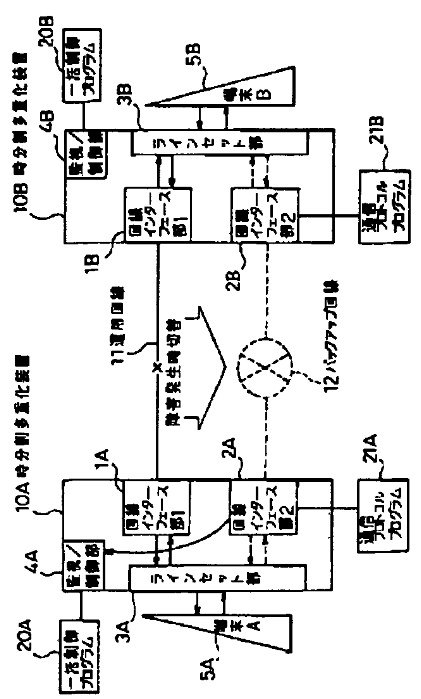
(54)【発明の名称】　時分割多重化装置の高速迂回システム

(57)【要約】

【目的】　本発明は時分割多重化装置の高速迂回システムに関し、運用回線からバックアップ回線への移行が完了するまでの時間を短縮することができる時分割多重化装置の高速迂回システムを提供することを目的としている。

【構成】　時分割多重化装置１０Ａが運用回線１１とバックアップ回線１２とを介して他の時分割多重化装置１０Ｂと接続されたシステムにおいて、前記時分割多重化装置１０Ａ内に、全体の呼の接続と切り離しの制御を行なう監視／制御部４Ａと、運用回線１１と接続される第１の回線インタフェース部１Ａと、バックアップ回線１２と接続される第２の回線インタフェース部２Ａとを具備し、前記監視／制御部４Ａには呼の一括接続又は一括切り離しを行なう一括制御プログラム２０Ａを、前記第２の回線インタフェース部２Ａには、相手方時分割多重化装置１０Ｂとチャネル毎の呼の接続又は切り離し制御を並列して行なう通信プロトコルプログラム２１Ａを具備して構成する。

本発明の原理ブロック図



【特許請求の範囲】

【請求項１】　時分割多重化装置（１０Ａ）が運用回線（１１）とバックアップ回線（１２）とを介して他の時分割多重化装置（１０Ｂ）と接続されたシステムにおいて、
前記時分割多重化装置（１０Ａ）内に、
全体の呼の接続と切り離しの制御を行なう監視／制御部（４Ａ）と、
運用回線（１１）と接続される第１の回線インタフェース部（１Ａ）と、バックアップ回線（１２）と接続される第２の回線インタフェース部（２Ａ）とを具備し、
前記監視／制御部（４Ａ）には呼の一括接続又は一括切り離しを行なう一括制御プログラム（２０Ａ）を、前記第２の回線インタフェース部（２Ａ）には、相手方時分割多重化装置（１０Ｂ）とチャネル毎の呼の接続又は切り離し制御を並列して行なう通信プロトコルプログラム（２１Ａ）を具備したことを特徴とする時分割多重化装置の高速迂回システム。

【請求項２】　前記バックアップ回線（１２）としてＩＳＤＮ公衆回線を用いた場合に、運用回線（１１）に障害が発生した場合、第２の回線インタフェース部（２Ａ）は、ＩＳＤＮ公衆回線のデータチャネルを接続するための接続処理手順をＩＳＤＮ公衆回線上の複数のデータチャネル単位で並列に処理するようにしたことを特徴とする請求項１記載の時分割多重化装置の高速迂回システム。

【請求項３】　前記第２の回線インタフェース部（２Ａ）は、運用回線（１１）に障害が発生した場合、ＩＳＤＮ公衆回線の複数のデータチャネルを接続したことを監視／制御部（４Ａ）に一括して通知するようにしたことを特徴とする請求項２記載の時分割多重化装置の高速迂回システム。

【請求項４】　前記監視／制御部（４Ａ）は、運用回線（１１）に障害が発生した場合、ユーザ端末（５Ａ）とのインタフェースを行なうラインセット部（３Ａ）と第１の回線インタフェース部（１Ａ）間の切り離しと、ラインセット部（３Ａ）と第２の回線インタフェース部（２Ａ）間の接続とを一括して行なうようにしたことを特徴とする請求項１記載の時分割多重化装置の高速迂回システム。

【請求項５】　前記第２の回線インタフェース部（２Ａ）は、電源立ち上げ時に監視／制御部（４Ａ）からの指示を受け、呼毎処理モードか呼並列処理モードかの選択を行なうようにしたことを特徴とする請求項１記載の時分割多重化装置の高速迂回システム。

【請求項６】　前記第２の回線インタフェース部（２Ａ）は、電源立ち上げ時に監視／制御部（４Ａ）からの指示を受け、呼毎通知モードか呼一括通知モードかの選択を行なうようにしたことを特徴とする請求項１記載の時分割多重化装置の高速迂回システム。

【請求項７】　前記運用回線は、高速ディジタル回線であり、バックアップ回線はＩＳＤＮ公衆網であることを特徴とする請求項１乃至６のいずれかに記載の時分割多重化装置の高速迂回システム。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】本発明は時分割多重化装置の高速迂回システムに関する。

【０００２】

【従来の技術】図６は従来システムの概念図である。図において、１０Ａと１０Ｂは時分割多重化装置である。時分割多重化装置１０Ａと１０Ｂとは、それぞれ運用回線としての高速ディジタル回線１１とバックアップ回線としてのＩＳＤＮ公衆網１２で接続されている。高速ディジタル回線１１は、使用料金が通話量によらずに一定の回線である。従って、通常は時分割多重化装置１０Ａと１０Ｂとは、高速ディジタル回線１１を用いて通信し、高速ディジタル回線１１に障害が発生した時にのみ、ＩＳＤＮ網１２に切り替えて通信するようになっている。

【０００３】１Ａ，１Ｂは高速ディジタル回線１１と接続される第１の回線インタフェース部（以下回線インタフェース部１と略す）、２Ａ，２ＢはＩＳＤＮ網１２と接続される第２の回線インタフェース部（以下回線インタフェース部２と略す）である。４Ａ，４Ｂはそれぞれ時分割多重化装置１０Ａ，１０Ｂ内に設けられた全体の動作を制御する監視／制御部、５Ａ，５Ｂはそれぞれの時分割多重化装置１０Ａ，１０Ｂに接続されるユーザ端末（以下単に端末と略す）である。図では、それぞれ端末を１台しか示していないが、実際は複数の端末が接続されている。３Ａ，３Ｂは、それぞれ回線インタフェース部１，回線インタフェース部２と端末５Ａ，５Ｂとを接続するラインセット部である。このラインセット部５Ａ，５Ｂは端末毎に設けられている。

【０００４】図７は高速ディジタル回線１１に障害が発生した時の、従来システムの接続シーケンス例を示す図である。図において、ＩＮＳ１５００はＩＳＤＮ網を示している。ここで、使用しているチャネル数が２３チャネルであったとすると、回線インタフェース部１が高速ディジタル回線の異常を検知すると、その旨を監視／制御部４Ａに通知する（Ｓ１）。監視／制御部４Ａはこの異常通知を受けると、回線インタフェース部２に対して２３チャネル分の呼の公衆網との接続要求を行なう（Ｓ２）。回線インタフェース部２は、接続要求を受けると、先ず＃１の呼設定を公衆網に要求する（Ｓ３）。公衆網は、呼設定要求に対して、相手方回線インタフェース部２に対して＃１の呼設定要求を行なう（Ｓ４）と同時に、回線インタフェース部２に呼設定受付を返す（Ｓ５）。

【０００５】相手方回線インタフェース部２からは、呼

設定要求に対して呼出中信号が公衆網に返される（Ｓ６）。この呼出中信号は、公衆網を介して回線インタフェース部２に通知される（Ｓ７）。次に、相手方回線インタフェース部２からのつながったという応答を受け取ると（Ｓ８）、公衆網は回線インタフェース部２に応答を通知する（Ｓ９）。回線インタフェース部２は、監視／制御部４Ａに＃１の呼の接続通知を行なう（Ｓ１０）。次に、公衆網は相手方回線インタフェース部２に応答確認を通知し（Ｓ１１）、相手方回線インタフェース部２は監視／制御部４Ｂに＃２の呼の接続通知を行なう（Ｓ１２）。

【０００６】次に、監視／制御部４Ａは、回線インタフェース部１に対して、＃１のチャネルのラインセット部間切り離し要求を行なう（Ｓ１３）。これにより＃１のチャネルだけ、高速ディジタル回線とラインセット部間が切り離される。次に、監視／制御部４Ａは、回線インタフェース部２に対して、＃１のチャネルのラインセット部間接続要求を行なう（Ｓ１８）。これにより＃１のチャネルだけ、公衆網とラインセット部間が接続される。

【０００７】次に、回線インタフェース部２は、＃２の呼設定を公衆網に要求する（Ｓ１４）。公衆網は、呼設定要求に対して、相手方回線インタフェース部２に対して＃２の呼設定要求を行なう（Ｓ１５）と同時に、回線インタフェース部２に呼設定受付を返す（Ｓ１６）。

【０００８】一方、相手方監視／制御部４Ｂからは、回線インタフェース部１に対して＃１のチャネルのラインセット部間の切り離し要求が出される（Ｓ１７）。これにより＃１のチャネルだけ、高速ディジタル回線とラインセット部間が切り離される。次に、監視／制御部４Ｂは回線インタフェース部２に対して、＃１のチャネルのラインセット部間接続要求を行なう（Ｓ１９）。これにより、＃１のチャネルだけ、公衆網とラインセット部間が接続される。

【０００９】次に、相手方回線インタフェース部２からは、呼設定要求に対して呼出中信号が公衆網に返される（Ｓ２０）。この呼出信号は、公衆網を介して回線インタフェース部２に通知される（Ｓ２１）。次に、相手方回線インタフェース部２からのつながったという応答を受け取ると（Ｓ２２）、公衆網は回線インタフェース部２に応答を通知する（Ｓ２３）。回線インタフェース部２は、監視／制御部４Ａに＃２の呼の接続通知を行なう（Ｓ２４）。次に、公衆網は相手方回線インタフェース部２に応答確認を通知し（Ｓ２５）、相手方回線インタフェース部２は監視／制御部４Ｂに＃２の呼の接続通知を行なう（Ｓ２６）。以下、同様に全てのチャネルについて、チャネル毎に接続要求と切り離しをシーケンスを繰り返して全てのチャネルの処理を終わる。

【００１０】

【発明が解決しようとする課題】前述したように、従来の時分割多重化装置におけるＩＳＤＮ公衆網との接続は、１チャネル毎に接続処理を行ない、そのチャネルが接続又は接続失敗したことが確認できた時点で、次のチャネルの接続を行っていた（呼毎処理モード）。また、時分割多重化装置内の監視／制御部への接続完了の通知及びラインセット部と回線インタフェース部２間の接続と、ラインセット部と回線インタフェース部１間の切り離しもチャネル毎に行っていた（呼毎通知モード）。

【００１１】このような方法の場合、運用回線（高速ディジタル回線）が障害になってからバックアップ回線（ＩＳＤＮ公衆網）へ移行するまで、後のチャネル程接続が完了するのに時間がかかり、また監視／制御部のやりとりする回数も多いため、多大な時間が費やされ、端末間で通信断時間が長くなるという問題があった。

【００１２】本発明はこのような課題に鑑みてなされたものであって、運用回線からバックアップ回線への移行が完了するまでの時間を短縮することができる時分割多重化装置の高速迂回システムを提供することを目的としている。

【００１３】

【課題を解決するための手段】図１は本発明の原理ブロック図である。図６と同一のものは、同一の符号を付して示す。図に示すシステムは、時分割多重化装置１０Ａが運用回線１１とバックアップ回線１２とを介して他の時分割多重化装置１０Ｂと接続されたシステムにおいて、前記時分割多重化装置１０Ａにおいて、１Ａは運用回線１１と接続される第１の回線インタフェース部（以下回線インタフェース部１と略す）、２Ａはバックアップ回線１２と接続される第２の回線インタフェース部（以下回線インタフェース部２と略す）である。３Ａは回線インタフェース部とユーザ端末５Ａ間を接続するラインセット部（ＬＳ）、４Ａは全体の動作シーケンスの制御を行なう監視／制御部、５Ａはユーザ端末である。

【００１４】２０Ａは前記監視／制御部４Ａと接続される、呼の一括接続又は一括切り離しを行なう一括制御プログラム、２１Ａは前記第２の回線インタフェース部２Ａと接続される、相手方時分割多重化装置１０Ｂとのチャネル毎の呼の接続又は切り離し制御を並列して行なう通信プロトコルプログラムである。以上の構成は、相手方時分割多重化装置１０Ｂ側についても同様である。

【００１５】

【作用】監視／制御部４Ａと接続された一括制御プログラム２０Ａは、呼の一括接続又は一括切り離し制御を行ない、回線インタフェース部２と接続された通信プロトコルプログラム２１Ａは、チャネル毎の接続又は切り離し制御を並列して行なう。このような一連の一括・並列シーケンスにより運用回線からバックアップ回線への移行が完了するまでの時間を短縮することができる。

【００１６】

【実施例】以下、図面を参照して本発明の実施例を詳細

に説明する。図２は本発明システムの接続シーケンス例を示す図である。ここでは、運用回線１１として高速ディジタル回線を、バックアップ回線１２としてＩＳＤＮ公衆網（ＩＮＳ１５００）を用いた場合を示している。そして、呼並列処理モード及び呼一括通知モードを選択した場合を示している。

【００１７】先ずシステム運用時に、回線インタフェース部１につながる高速ディジタル回線１１で障害が発生すると、回線インタフェース部１がその障害を検出し、監視／制御部４Ａに異常通知を行なう（Ｓ１）。ここで、使用しているチャネル数が例えば２３チャネルであったものとすると、監視／制御部４Ａは一括制御プログラム２０Ａにより回線インタフェース部２に２３ＣＨの一括接続要求を行なう（Ｓ２）。回線インタフェース部２は、この呼一括接続要求を受けると、通信プロトコルプログラム２１Ａが起動され、ＩＮＳ１５００との接続を開始するための呼設定メッセージを、バックアップに必要なデータチャネル分だけNm間隔でＩＳＤN公衆網に発行する。

【００１８】ＩＮＳ１５００（ＩＳＤN公衆網）は、呼設定メッセージの受信により、相手局への接続要求及び受信メッセージに対する応答メッセージの返送を回線インタフェース部２に対して行なう。回線インタフェース部２は、これらメッセージの送信／受信を複数のデータチャネルに対して同時に行なう。このため、呼の接続処理は並列処理となり、このためメッセージの送信順番は図に示すように不定となる。しかしながら、特定のチャネルに着目してみると、一定のシーケンスの制御下に接続シーケンスが実行されていることが分かる。今、１ＣＨの場合を例にとる。前述したように、監視／制御部４Ａが２３ＣＨの一括接続要求を出すと、回線インタフェース部２は先ず、＃１の呼設定要求をＩＮＳ１５００に対して送出する（Ｓ３）。ＩＮＳ１５００は、この呼設定を受けて、相手方回線インタフェース部２に対して＃１の呼設定要求を出す（Ｓ４）。

【００１９】次に、相手方回線インタフェース部２は、＃１の呼の呼出をＩＮＳ１５００に対して要求する（Ｓ５）。ＩＮＳ１５００は、回線インタフェース部２に対して＃１の呼呼出を行なう（Ｓ６）。相手方回線インタフェース部２は、ＩＮＳ１５００に対して＃１の応答を返す（Ｓ７）。この応答を受けて、ＩＮＳ１５００は、回線インタフェース部２に対して＃１の応答が来たことを通知する（Ｓ８）。それと同時に、ＩＮＳ１５００は相手方回線インタフェース２に対して＃１応答確認を出す（Ｓ９）。このように、特定のＣＨのみについてシーケンスを見ると、ちゃんと一定のシーケンスで処理されている。

【００２０】そして、最終的に２３ＣＨ分の応答確認が終了すると（Ｓ１０，Ｓ１１）。回線インタフェース部２は、監視／制御部４Ａに対して、接続が完了したデータチャネルを一括して一括接続通知を出す（Ｓ１２）。これにより、回線インタフェース部２と監視／制御部４Ａ間の通知のやりとりが少なくなる。監視／制御部４Ａは、この一括接続通知を受けると、一括制御プログラム２０Ａが回線インタフェース部１に対してラインセット部間一括切り離し要求を出す（Ｓ１３）。これにより、高速ディジタル回線１１とラインセット部３Ａ間は切り離される。次に、監視／制御部４Ａは回線インタフェース部２に対してラインセット部間一括接続要求を出す（Ｓ１４）。これにより、ラインセット部３ＡとＩＮＳ１５００とが一括接続される。同時に、相手方システムでも、監視／制御部４Ｂが回線インタフェース部１に対してラインセット部間一括切り離し要求を出す（Ｓ１５）。これにより、高速ディジタル回線１１とラインセット部３Ｂ間は切り離される。次に、監視／制御部４Ａは回線インタフェース部２に対してラインセット部間一括接続要求を出す（Ｓ１６）。これにより、ラインセット部３ＢとＩＮＳ１５００とが一括接続される。これにより時分割多重化装置１０Ａと１０Ｂ間は、ＩＮＳ１５００を介して２３ＣＨが一括接続されることになり、回線インタフェース部１及び回線インタフェース部２と監視／制御部４Ａとの指示のやりとりが少なくなる。また、接続に要する時間が大幅に短縮される。

【００２１】図３は本発明システムの一実施例を示すブロック図である。図１と同一のものは、同一の符号を付して示す。この実施例では、運用回線１１として高速ディジタル回線（１．５Ｍｂｐｓ）を用い、バックアップ回線１２として２３Ｂ＋ＤのＩＮＳ１５００（ＩＳＤN回線）を用いている。ユーザ端末５Ａと５Ｂは、図に示すようにそれぞれ複数チャネル（ここでは２３ＣＨ）存在し、それぞれについてラインセット部３Ａ，３Ｂが設けられている。時分割多重化装置１０Ａ内回線インタフェース部１につながる高速ディジタル回線の容量が１．５Ｍｂｐｓの場合、回線インタフェース部２につながるＩＳＤN回線は、２３Ｂ＋Ｄの１次群速度インタフェースとなる。

【００２２】図（ａ）は通常の動作状態を示す図で、時分割多重化装置１０Ａと１０Ｂは高速ディジタル回線１１を介して接続されている。（ｂ）は高速ディジタル回線１１に障害が発生した時に、バックアップ回線であるＩＮＳ１５００に一括切り替えを行った時の様子を示している。（ａ）に示す状態では、ラインセット（ＬＳ）部３Ａと回線インタフェース部１が接続されているのに対し、（ｂ）に示す状態では、ラインセット部３Ａと回線インタフェース部１とは切り離され、回線インタフェース部２と接続されている。

【００２３】図４は回線インタフェース部２の内部構成例を示すブロック図である。図に示すように、該回線インタフェース部２は監視／制御部４Ａと接続されている。図において、１１Ａは呼処理を単発で処理するか一

括で処理するかを判定する呼処理方法判定部、１２Ａは呼処理を並列で処理する並列処理部、１３Ａは呼処理を単発で処理する単発処理部である。これら、並列処理部１２Ａと単発処理部１３Ａはそれぞれ呼処理方法判定部１１Ａと接続され、該呼処理方法判定部１１Ａにより選択制御される。１４Ａは並列処理部１２Ａ及び単発処理部１３Ａと接続される呼制御処理部で、ＩＳＤＮ網に接続されている。

【００２４】１５Ａは複数のチャネルを一括して接続したかを一括して通知する一括通知部、１６Ａは1チャネルずつ接続したことを通知する単発通知部、１７Ａはこれら一括通知部１５Ａ及び単発通知部１６Ａと接続され、通知方法の判定を行なう通知方法判定部である。該通知方法判定部１７Ａは、前記呼制御処理部１４Ａと接続されている。

【００２５】このような構成の回線インタフェース部2によれば、電源立ち上げ時に監視／制御部４Ａからの指示を受け、呼毎処理モードか呼並列処理モードかの選択を行なうようにすることができる。つまり、通知方法判定部１７Ａは、呼毎に通知する場合には、単発通知部１６Ａを選択し、一方呼処理方法判定部１１Ａは呼毎に呼処理を行なう場合には、単発処理部１３Ａを選択する。これにより、図７に示すような従来の迂回方法をとることもできる。本発明方法による高速迂回を行なう場合には、通知方法判定部１７Ａは一括通知部１５Ａを選択し、呼処理方法判定部１１Ａは並列処理部１２Ａを選択する。このように、従来モードと本発明によるモードの選択を可能にすることで、ユーザのシステム構築時の選択の範囲を広げることができる。

【００２６】次に、図３に示すシステムを用いた場合の迂回のための処理時間を、従来例と比較して説明する。時分割多重化装置内回線インタフェース部１につながる高速ディジタル回線の回線容量が１．５Ｍｂｐｓである場合、回線インタフェース部２につながるＩＳＤＮ回線は１次群速度インタフェースとなる。それぞれのユーザ端末が６４Ｋｂｐｓで、高速ディジタル回線が障害になった場合、これら全ての端末のデータ損失を最小限に抑えるためには、２３チャネル分のＩＳＤＮ回線との接続処理を行わなければならない。よって、新モードによる接続処理時間は、以下の式で計算される。

【００２７】

Ａ＋Ｂ×（ｍ－１）＋Ｃ　　（mはチャネル数）
＝２．５＋Ｎ×（２３－１）＋Ｔ
＝２．５＋２２Ｎ＋Ｔ　　（２３ＣＨの場合）

ここで、ＡはＩＳＤＮ回線接続時間、Ｂはメッセージ発信間隔Ｎ、Ｃはラインセット部～回線インタフェース部間切り替え時間で、それぞれの処理時間の表現方法を図５の（ｂ）に示す。

【００２８】一方、従来モードでの接続処理時間は、以下の式で示される。

Ａ×ｍ＋Ｃ　　（mはチャネル数）
＝２．５×２３＋Ｔ
＝５７．５＋Ｔ

ここで、ＡはＩＳＤＮ回線接続時間、Ｃはラインセット部～回線インタフェース部間切り替え時間で、それぞれの処理時間の表現方法は図５の（ａ）に示すとおりである。

【００２９】よって、従来モードの処理時間と新モードでの処理時間の差を求めると、

（５７．５＋Ｔ）－（２．５＋２２Ｎ＋Ｔ）＝５５．０－２２Ｎ

となり、大幅に処理時間が短縮されていることが分かる。

【００３０】これにより、新モードでは、従来モードから（５５．０－２２Ｎ）秒の時間短縮を図れることとなり、バックアップ回線への接続までのユーザ端末間の通信断時間を大幅に短縮することができる。

【００３１】また、図２，図７を比較すると分かるように、監視／制御部４Ａと回線インタフェース部間のコマンドのやりとりが少なくなり、監視／制御部４Ａの処理負担を軽減する効果もある。なおかつ、従来例と本発明の処理モードの切り替えを行なうことができるようにしたので、従来システムとの対向性も考慮されている。従って、新旧システムが入り混じる現状において、ユーザにおける選択の範囲が広がり、システム構築がしやすくなる。

【００３２】

【発明の効果】以上、詳細に説明したように、本発明によれば前記時分割多重化装置１０Ａ内に、全体の呼の接続と切り離しの制御を行なう監視／制御部４Ａと、運用回線１１と接続される第１の回線インタフェース部１Ａと、ックアップ回線１２と接続される第２の回線インタフェース部２Ａとを具備し、前記監視／制御部４Ａには呼の一括接続又は一括切り離しを行なう一括制御プログラム２０Ａを、前記第２の回線インタフェース部２Ａには、相手方時分割多重化装置１０Ｂとチャネル毎の呼の接続又は切り離し制御を並列して行なう通信プロトコルプログラム２１Ａを具備することにより、運用回線からバックアップ回線への移行が完了するまでの時間を短縮することができる時分割多重化装置の高速迂回システムを提供することができる。

【図面の簡単な説明】

【図１】本発明の原理ブロック図である。

【図２】本発明システムの接続シーケンス例を示す図である。

【図３】本発明システムの一実施例を示すブロック図である。

【図４】回線インタフェース部２の内部構成例を示すブロック図である。

【図５】従来システムと本発明システムの接続処理時間

の説明図である。

【図６】従来システムの概念図である。

【図７】従来システムの接続シーケンス例を示す図である。

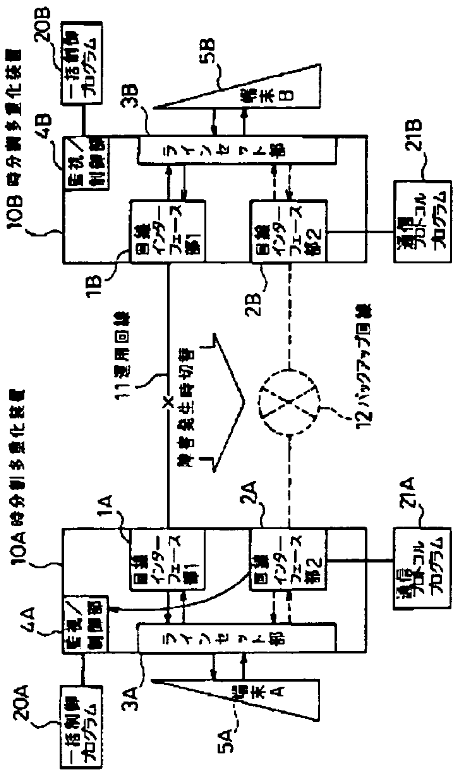
【符号の説明】

１Ａ，１Ｂ　回線インタフェース部１
２Ａ，２Ｂ　回線インタフェース部２

３Ａ，３Ｂ　ラインセット部
４Ａ，４Ｂ　監視／制御部
５Ａ，５Ｂ　ユーザ端末
１１　運用回線
１２　バックアップ回線
２０Ａ，２０Ｂ　一括制御プログラム
２１Ａ，２１Ｂ　通信プロトコルプログラム

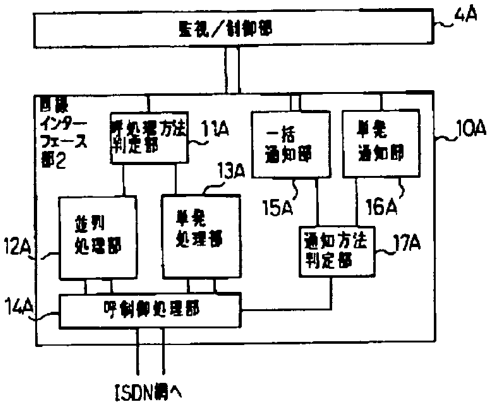
【図１】

本発明の原理ブロック図



【図４】

回線インターフェース部２の内部構成例を示すブロック図



【図５】

従来システムと本発明システムの接続処理時間の説明図

(a)

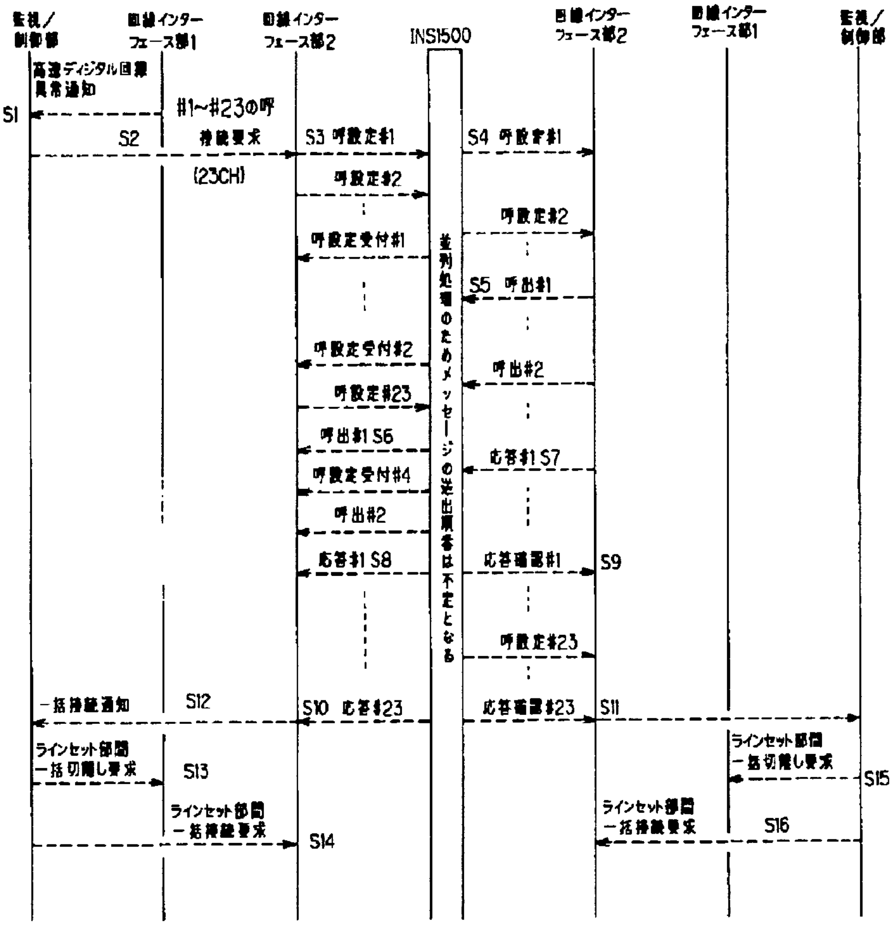
#	時間区分	処理時間(従来)
A	ISDN回線接続時間	平均2.5S (1チャネル1.6S~3.5S)
C	ラインセット部~回線インターフェース部間切替え時間	T

(b)

#	時間区分	処理時間
A	ISDN回線接続時間	平均2.5S (1チャネル1.6S~3.5S)
B	メッセージ発信間隔N	N=2.5秒以下
C	ラインセット部~回線インターフェース部間切替え時間	T

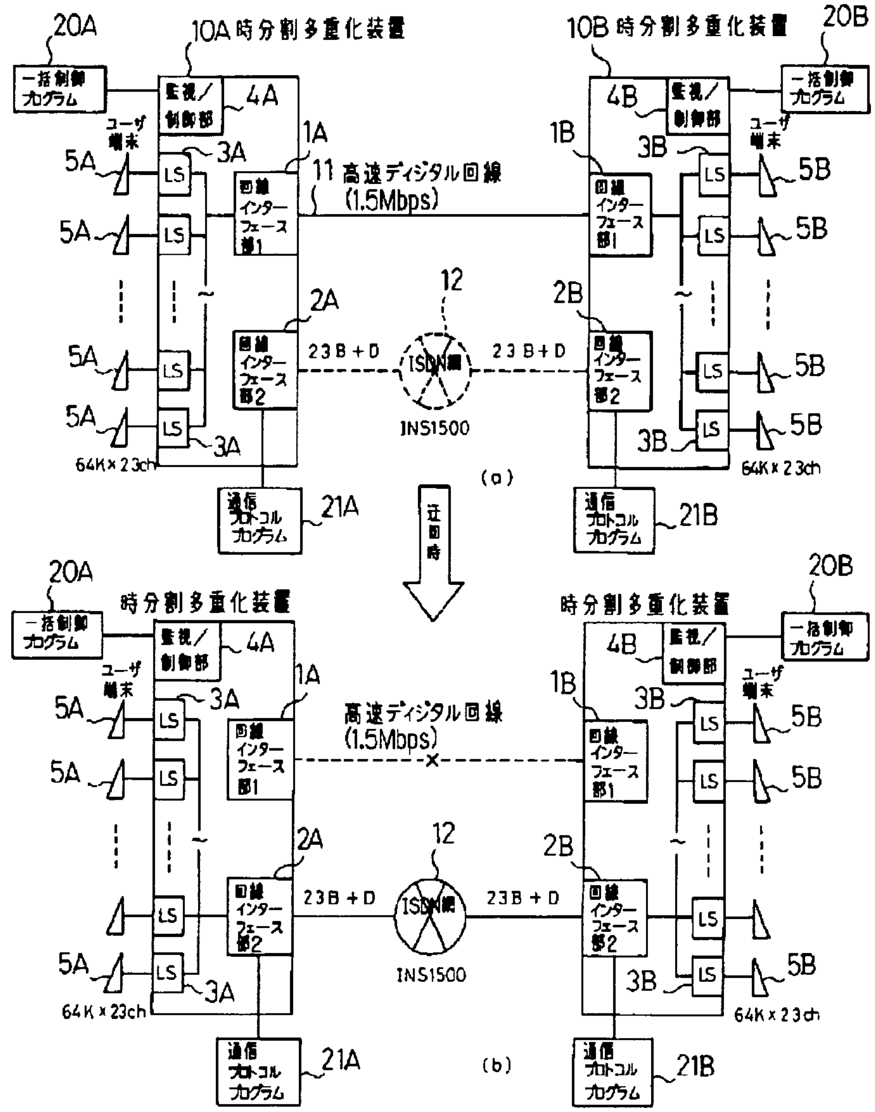
【図2】

本発明システムの接続シーケンスを示す図



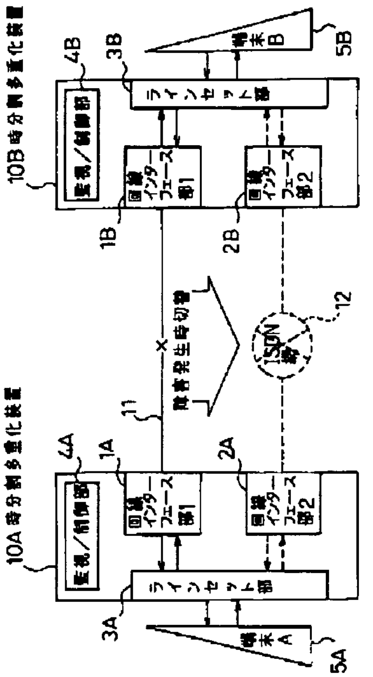
【図3】

本発明システムの一実施例を示すブロック図



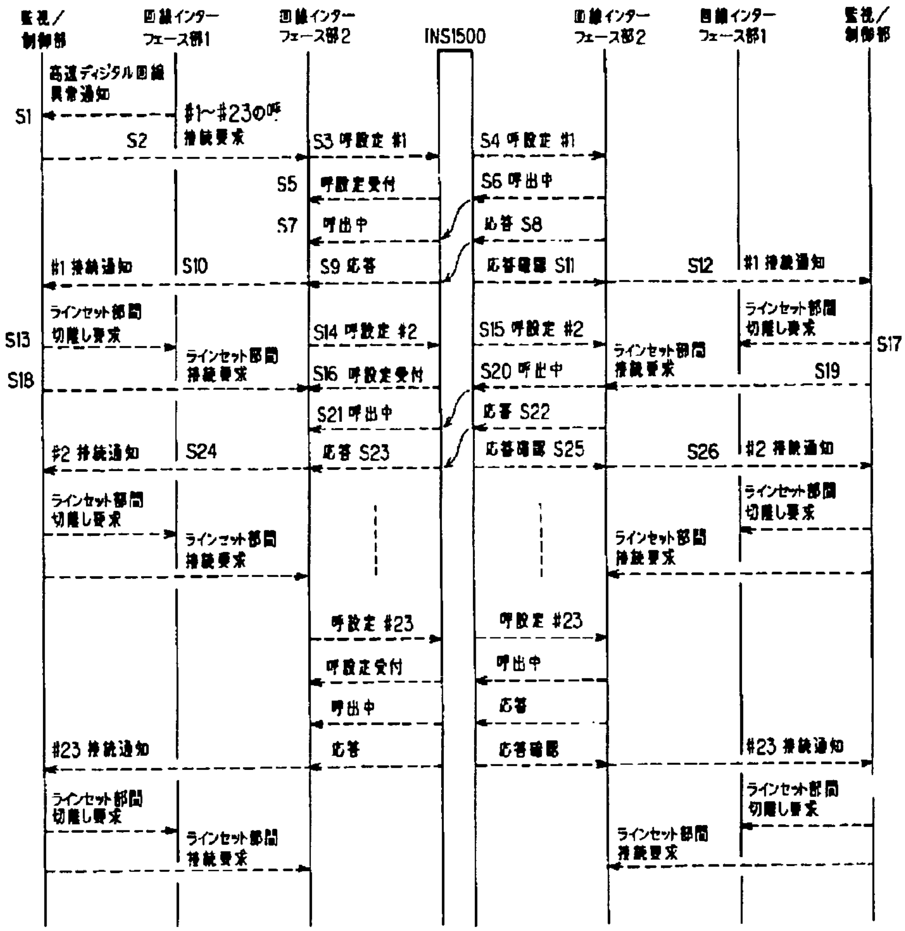
【図6】

従来システムの概念図



【図7】

従来システムの接続シーケンス例を示す図



フロントページの続き

(72)発明者　相田　淳一
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内